

集積回路工学第2 第7回 配布資料
 ノイマン型コンピュータの基本構成

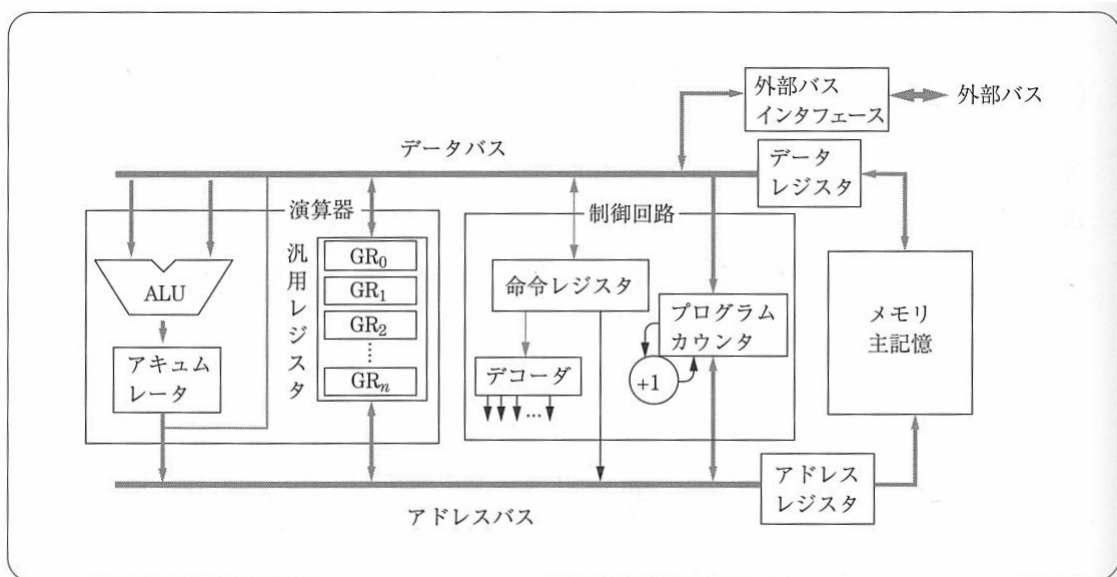


図 4.11 ノイマン型コンピュータの基本構成

(「VLSI 工学-基礎・設計編-」(岩田、コロナ社)p.62 より)

DRAM サイクルタイムと MPU クロックサイクルタイム

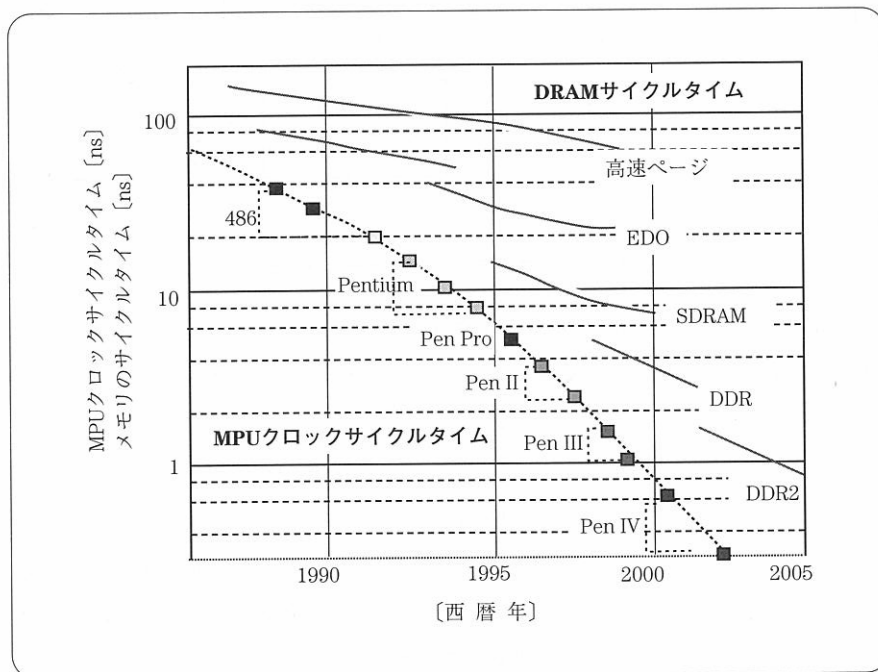


図 4.15 DRAM サイクルタイムと MPU のクロックサイクルタイム

(「VLSI 工学-基礎・設計編-」(岩田、コロナ社)p.66 より)

パイプライン処理を適用した積和演算器の例

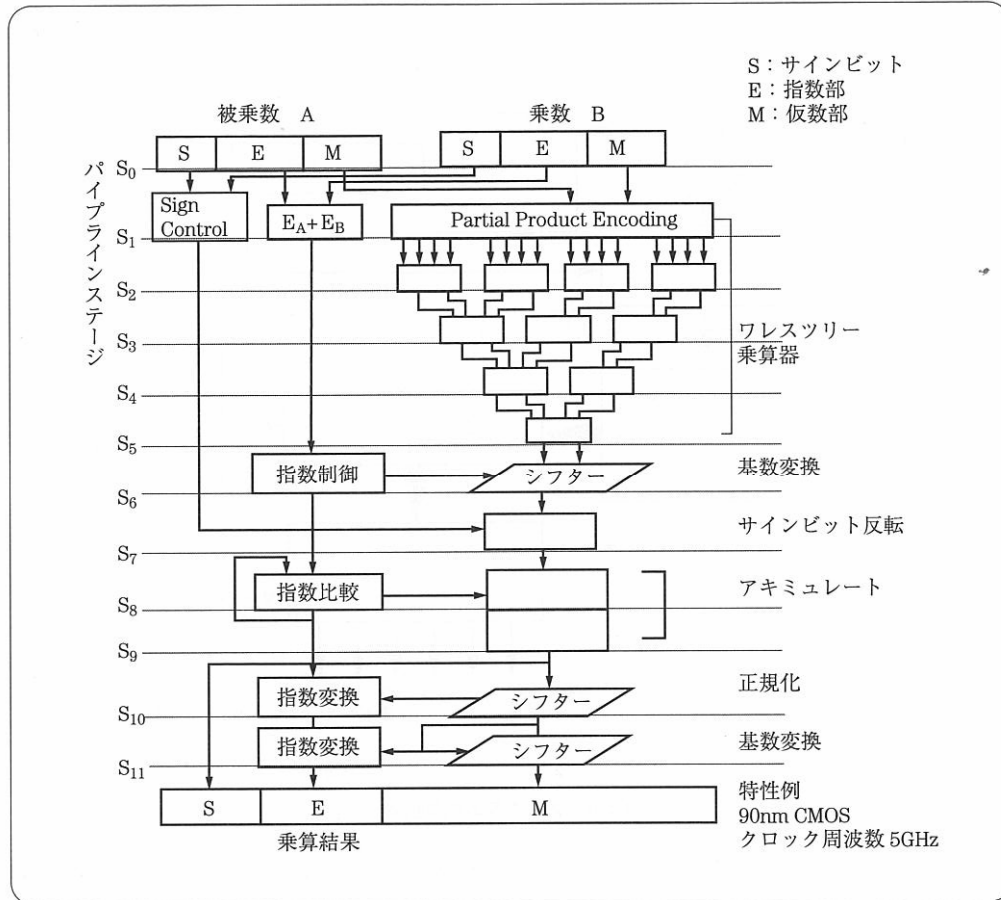


図 4.10 パイプライン演算を適用した浮動小数点積和演算器

(「VLSI 工学-基礎・設計編-」(岩田、コロナ社)p.60 より)