

教科書・自筆ノート・配布プリントのみ持込可。解答はすべて解答用紙に、導出過程も含めて記述すること。

1. 図1は、桁上げ信号のみを高速に求める回路として知られているマンチェスタ・キャリー連鎖(3ビット分)である。これに図2のような入力(3ビットの加算数・被加算数)を与えた場合の出力  $C_0 \cdot C_1 \cdot C_2$  の波形を、 $P_0 \cdot P_1 \cdot P_2 \cdot G_0 \cdot G_1 \cdot G_2$  と共に示せ。ただし寄生容量を含む容量の充放電に要する時間は無視する。また  $C_{-1}$  は常に0とし、また  $P_i, G_i$  はそれぞれ  $i$  桁目の伝播項 ( $A_i \oplus B_i$ ) と生成項 ( $A_i \cdot B_i$ ) とする。また変化のタイミングを点線とあわせて明示すること。(40点)

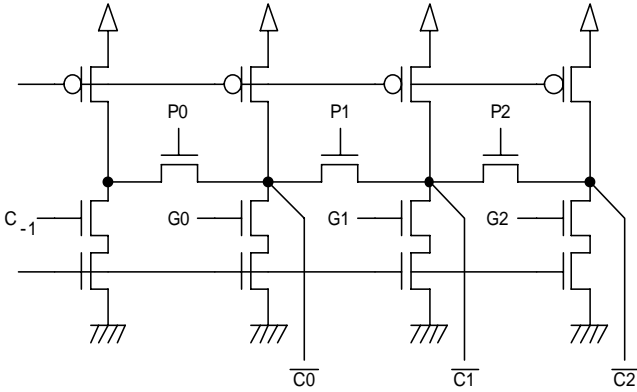


図1

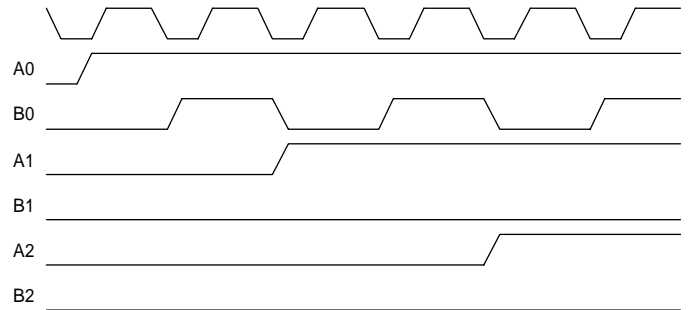


図2

2. 図3は4ビット容量アレー型D/A変換器である。(40点)

- (1) この回路の出力  $V_o$  を求めよ。ただし初期状態ですべてのキャパシタの電荷は0であり、 $C_i = 2^{i-1}C_0$  ( $i=1 \sim 4$ ) とする。またスイッチ  $b_1 \sim b_4$  は、変換対象の4ビットデジタル値の各ビット( $b_4$ が最上位ビット(MSB)、 $b_1$ が最下位ビット(LSB))に応じて、0の場合は左側、1の場合は右側に接続されるとする。
- (2) キャパシタ  $C_0$  の面積を  $S$  とするとき、この回路全体の面積を求めよ。ただしキャパシタの容量は面積に比例するとし、またキャパシタ以外のスイッチ、基準電圧源などの回路や配線などの面積は無視する。
- (3) 容量アレー型D/A変換器の長所と短所を述べよ。

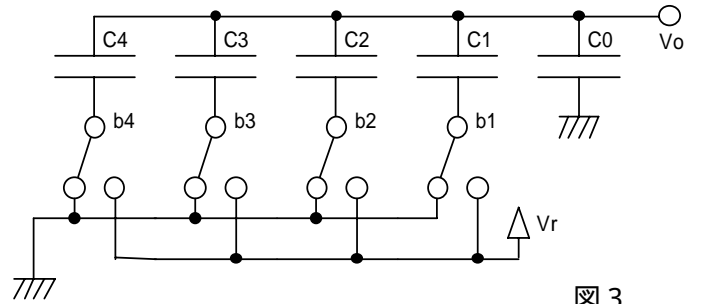


図3

3. MOSトランジスタの「スケールン則」の技術的・社会的・経済的な面について、知るところ、および考えるところを述べよ。(適宜主観を交えても構わない)(10点)

4. この「集積回路工学第2」を通して学んだことが、あなたの普段の生活や今後の進路にどのような関係・影響があったか(またはありそうか)、他の講義やこれまでの講義で学んだこととの関連やあなた自身の感想などを交えて、自由に考えを述べてください。(記述の内容は点数に反映させませんので、思うままに自由に述べてください)(10点)