

## 集積回路工学第2 期末試験

2014/2/10(月) 08:45~10:15@105(秋田)

※ メモなし講義資料(手書きの書き込みも可)・自筆ノート・書籍のみ持込可。解答はすべて解答用紙に記述すること。

1. 図1は、加算器のキャリーを高速に求める手法として知られているマンチェスターキャリー連鎖(3ビット分)の回路図である。以下の各入力に対する P0、P1、P2、G0、G1、G2 の値を求めよ。また  $\phi=0$  としてプリチャージした後に  $\phi=1$  としたとき、C0b、C1b、C2b に充電された電荷が放電する経路のトランジスタ名 (M0~M14) を、それぞれの経路(複数の場合はそれぞれ)に沿って過不足なく記せ。ただし被加算数 A と加算数 B はいずれも3ビットの値(右側が下位ビット)とし、P0、P1、P2 は各ビットに対する伝搬項、G0、G1、G2 は各ビットに対する生成項とする。また  $\phi=1$  としたときに C0b、C1b、C2b に充電された電荷が放電されない場合は「×」と記せ。また  $C_{-1}=0$  とする。(50点)

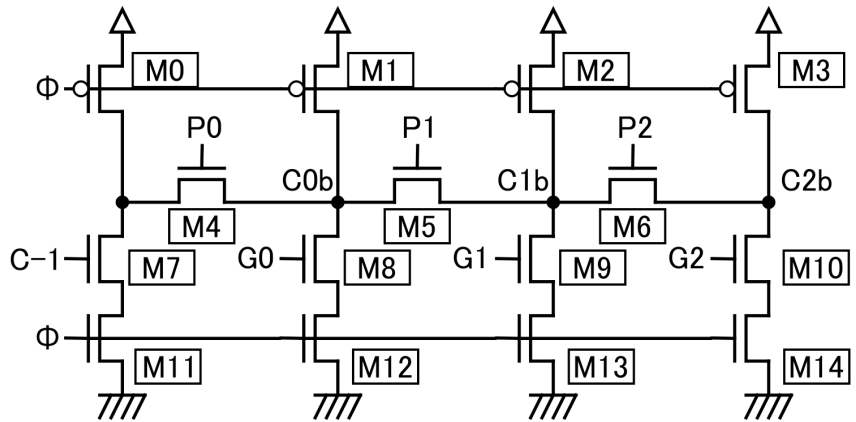


図1

- (1) A="000"、B="000"
- (2) A="001"、B="001"
- (3) A="011"、B="001"
- (4) A="111"、B="001"
- (5) A="111"、B="011"

2. 図2は2ビット分のSRAMの要素回路である。データ線 DL と DLb をイコライズした後、DL と DLb を以下の値に設定した後で、WL0 または WL1 を以下のように"1"とする書き込み動作を、以下の順に行ったあとの各トランジスタ (M0~M11) の状態を、"ON"ならば「○」、"OFF"ならば「×」として記せ。なお各トランジスタの状態の初期状態は、M1・M4・M7・M10 のみ「○」で、他はすべて「×」であったとする。また各トランジスタのサイズは適切に設計されているとする。(20点)

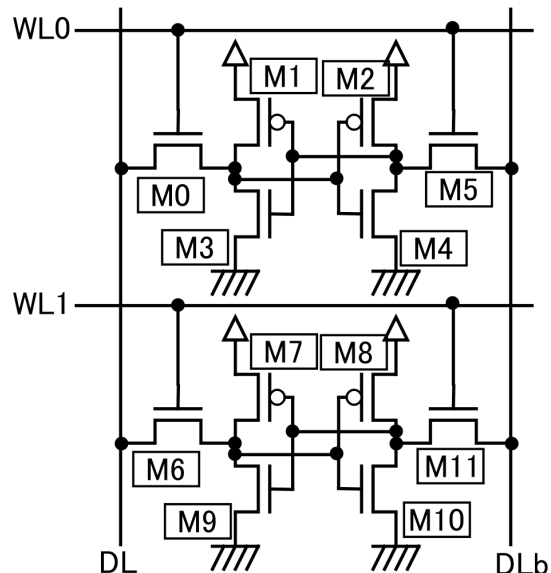


図2

- (1) DL="1"、DLb="0"、WL0="1"、WL1="0"
- (2) DL="1"、DLb="0"、WL0="0"、WL1="1"
- (3) DL="0"、DLb="1"、WL0="1"、WL1="0"
- (4) DL="0"、DLb="1"、WL0="0"、WL1="1"

3. 集積回路での実装に適している回路の例を1つあげ、その特長を述べよ。(5点)

4. 【予告問題】「MOS トランジスタのスケーリング則」がもつ技術的・社会的・経済的意義について、あなた自身の観点でまとめてください。もちろん独断が入っても構いません。また適宜図などを交え裏面に記載しても構いません。用紙が不足する場合は A4 版の用紙を追加してください。ただし解答は手書きのみとします。(15点)

5. この「集積回路工学第2」を通して学んだことが、あなたの普段の生活や今後の進路にどのような関係・影響があったか(またはありそうか)、他の講義やこれまでの講義で学んだこととの関連やあなた自身の感想などを交えて、自由に考えを述べてください。(記述の内容は点数に反映させませんので、思うままに自由に述べてください)(10点)