

番号 _____ 氏名 和田 純一

1. 図1のような状態遷移図のステートマシン hogel の VHDL 記述を、不足している箇所（波下線部）を補って完成させよ。またこの hogel に図2のような信号を与えた場合の st と出力 q の値の変化を図示せよ。なお図1の状態遷移図の状態間の遷移を表す矢印に記した値は、遷移条件の入力 a と出力 x に対して「a/x」の形式で表記してある。（40点）

```

entity hogel is
  port (
    clk, rst, a: in std_logic;
    x: out std_logic
  );
end hogel;

architecture arch of hogel is
  signal st, next_st, x_reg: std_logic;
begin
  -- state transition
  process (rst, clk) begin
    if (rst = '1') then st <= '0';
    elsif (clk'event and clk='1') then
      st <= next_st;
    end if;
  end process;

  -- next state generation
  process (st, a) begin
    case st is
      when '0' =>
        if (a='0') then next_st <= '0';
        else next_st <= '1'; end if;
      when '1' =>
        if (a='0') then next_st <= '1';
        else next_st <= '0'; end if;
    end case;
  end process;

```

```

-- output generation
process (st) begin
  case st is
    when '0' =>
      if (a='0') then x_reg <= '0';
      else x_reg <= '1'; end if;
    when '1' =>
      if (a='0') then x_reg <= '1';
      else x_reg <= '0'; end if;
  end case;
end process;

x <= x_reg;
end arch;

```

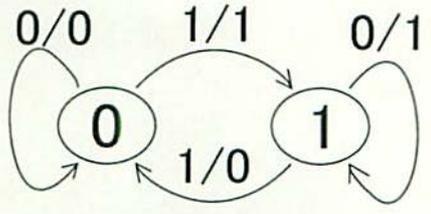


図1

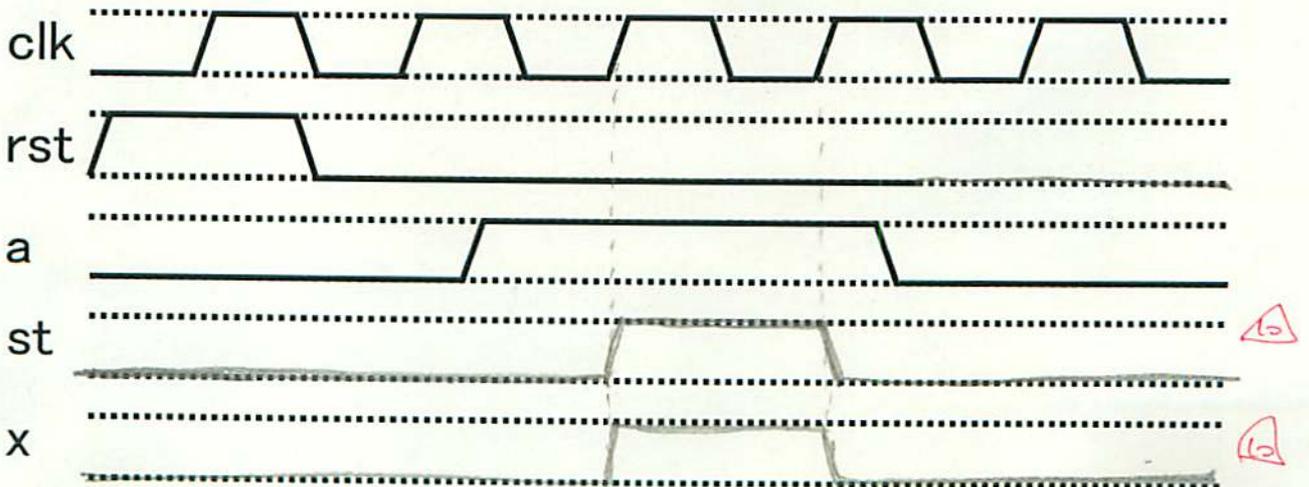


図2

2. 次のような VHDL 記述された 3 種類の論理回路に図 3 のような入力を与えた場合のそれぞれの出力 x の正しい波形を図 3 から選び(a)~(f)の記号で答えよ。(10点×3)

```
entity hoge2 is
  port (clk, rst, a: in_std_logic;
        x: out_std_logic);
end hoge2;

architecture arch of hoge2 is
begin
  process (a) begin
    x <= '0';
    if (a = '1') then x <= '1'
    end if;
  end process;
end arch;
```

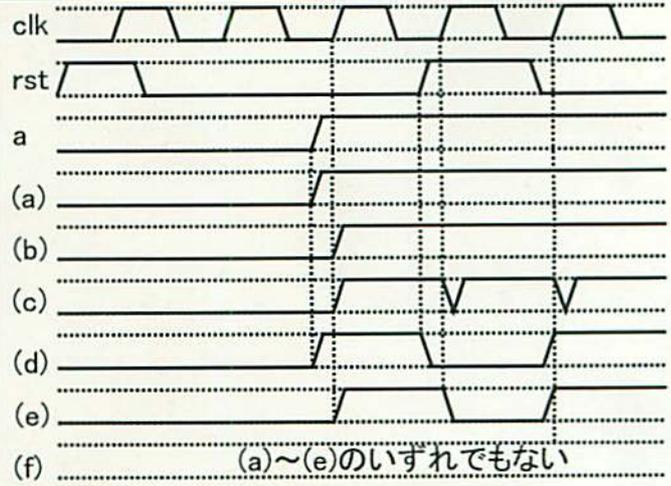
```
entity hoge3 is
  port (clk, rst, a: in_std_logic;
        x: out_std_logic);
end hoge3;

architecture arch of hoge3 is
begin
  process (a) begin
    if (a = '1') then x <= '1'
    else x <= '0';
    end if;
  end process;
end arch;
```

```
entity hoge4 is
  port (clk, rst, a: in_std_logic;
        x: out_std_logic);
end hoge4;

architecture arch of hoge3 is
begin
  process (clk, rst, a) begin
    if (rst = '1') then x <= '0';
    elsif (clk'event and clk = '1') then
      x <= a;
    end if;
  end process;
end arch;
```

*非同期RST a-D-FF



hoge2: (a) hoge3: (a) hoge4: (e) △×3 ※部分点なし

読みどけた

3. 次のような命令セットを持つ CPU に図 4 のような 2 種類のプログラムを与えて 0 番地から実行を開始させた後の 3 命令、10 命令実行後の各段階でのレジスタ r0、r1 のそれぞれの値を求めよ。(20点)

```
プログラム 1
0: mov 0, r0
1: mov 1, r1
2: add r0, 2, r0
3: add r1, 3, r1
4: jz 0
5: jmp 5
```

3 命令後: 2 / 1

10 命令後: 2 / 4

```
プログラム 2
0: mov 5, r0
1: mov 1, r1
2: add r0, 15, r0
3: jz 5
4: jmp 2
5: jmp 5
```

3 命令後: 4 / 1

10 命令後: 2 / 1

4. この授業を通して学んだことが、あなたの普段の生活や今後の進路にどのような関係・影響があったか(またはありそうか)、他の授業やこれまでの授業で学んだこととの関連やあなた自身の感想などを交えて、自由に考えを述べてください。(記述の内容は点数に反映させませんので、思うままに自由に述べてください)(10点)

基本△+d