

卒業論文

誘導性負荷を用いた同期式回路の クロック線における消費電力低減手法の検討

平成 11 年 2 月 24 日

指導教官 鈴木正國教授

北川章夫助教授

秋田純一助手

提出者 藤田隼人

目次

第1章 背景 研究目的	2
第2章 方法	3
2.1 インバータの入力インピーダンス	3
2.2 パルス波の消費電力	5
2.3 低減方法	9
2.4 配線抵抗	10
2.5 正弦波入力に対する問題	10
第3章 結果	14
3.1 パルス波の消費電力	14
3.2 正弦波（Lなし）の消費電力	16
3.3 正弦波（Lあり）の消費電力	17
第4章 まとめ	21
謝辞	22
参考文献	23

第1章 背景 研究目的

近年の集積回路における動作周波数の向上、微細化による集積密度の増加に伴い消費電力の増加に伴う回路での発熱が大きな問題となっている。しかし、今後も性能向上のためにより多くの回路を集積するためことになり、動作周波数、集積密度は今後もますます増加し発熱が増加する。この発熱が更なる高集積化を制限する要因となりつつあり、消費電力の低減化が要求されている。

いくつもある集積回路の回路構成の中で CMOS 論理回路は、高集積化が容易で静的消費電力が無視できる等の特長から、広く用いられている。この CMOS 論理回路での低消費電力化を実現する方法として、電源電圧を低下する、負荷容量を低減させるといった方法が研究されている。

また、同期式論理回路においてはクロック信号線の配線抵抗による消費電力が無視できないほど大きなものとなっている。ここで、クロック信号は情報量0ということから、本研究では誘導性負荷を用いてエネルギーをリサイクルすることにより、クロック線の消費電力を低減する手法について検討を行う。

第2章 方法

本研究では大きなバッファがクロックの駆動に使われている同期式回路を想定し、そのクロック線での消費電力低減手法を検討する。実デバイスのモデルのインバータを例として、この後で述べる入力インピーダンスの特性や低減方法、この低減方法を実現するのに起こる問題点、その解決策の検討を行う。

2.1 インバータの入力インピーダンス

インバータの入力インピーダンスは図1のようにインバータに入力信号 $v(t)$ として振幅 V [V] の正弦波 $V(t) = V \sin(\omega t)$ を加え、そのときに回路に流れる電流を $I(t)$ とすると、その電流 $I(t)$ の実効値 I_e は

$$I_e = \frac{V}{\sqrt{2}Z} \quad [\text{A}] \quad (2.1)$$

となるので、これより入力インピーダンス Z は

$$Z = \frac{V}{\sqrt{2} I_e} \quad [\Omega] \quad (2.2)$$

となる。

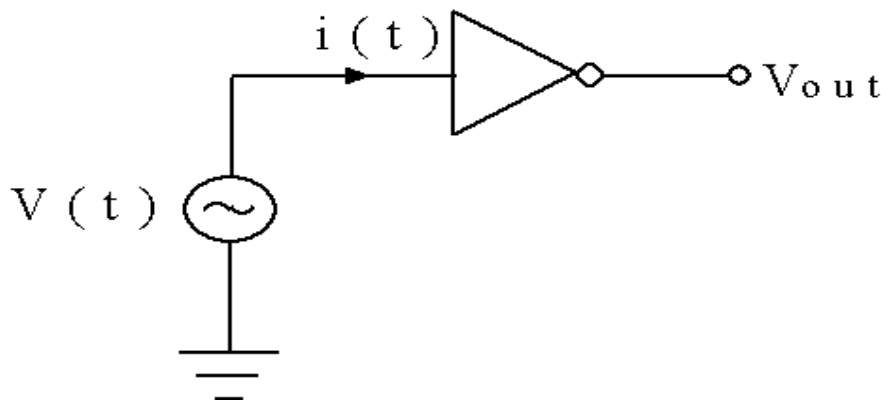


図1. 入力インピーダンスの測定

ここで、回路シミュレータである HSPICE を用いて、各周波数における電流 $I(t)$ の実効値 I_e をもとめ、その実効値 I_e からもとめた各入力インピーダンスをプロットしたものが図2となる。

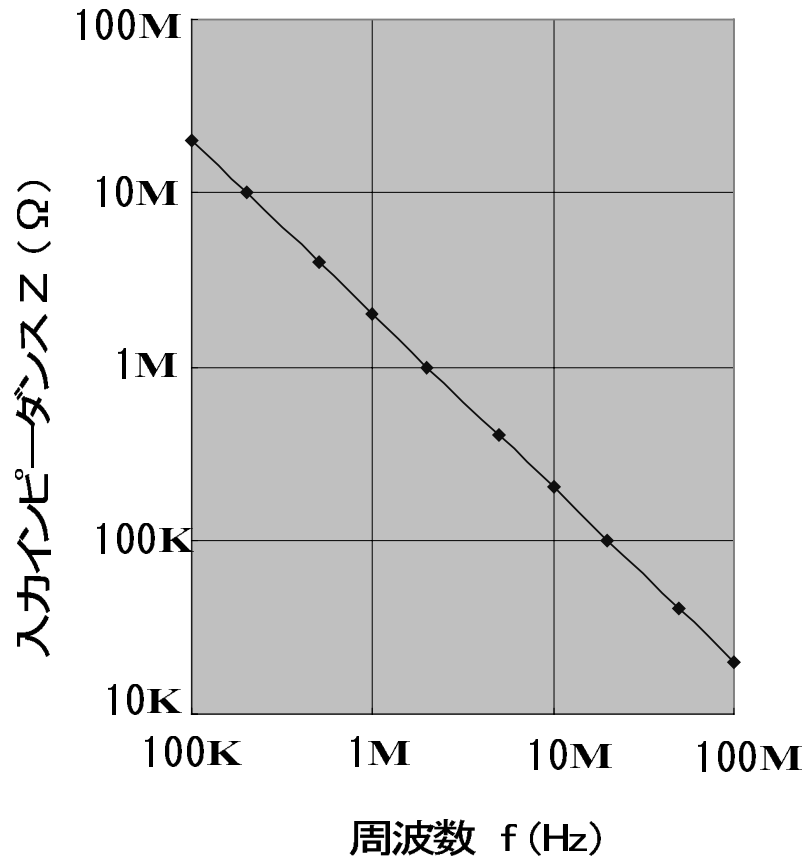


図2. 入力インピーダンスの周波数特性

この図2の入力インピーダンスの周波数特性より、傾きが -1 の直線となることがわかる。このことから、インバータの入力インピーダンスは容量性であることが確認できる。また、この特性から入力段の容量値を見積もることができる。今回のこの特性はVDEC1.2 μ mプロセスのインバータを例としており、この周波数特性より、この実デバイスのモデルの入力段の容量は80[fF]であった。

2.2 パルス波に対する配線抵抗での消費電力

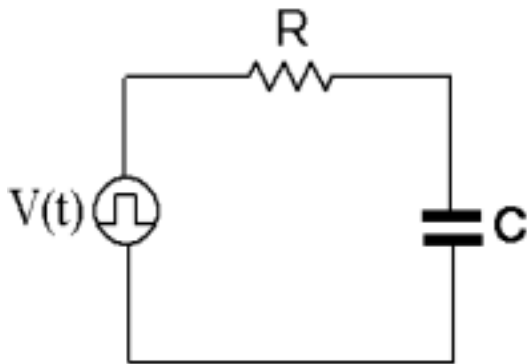


図3.パルス波入力回路

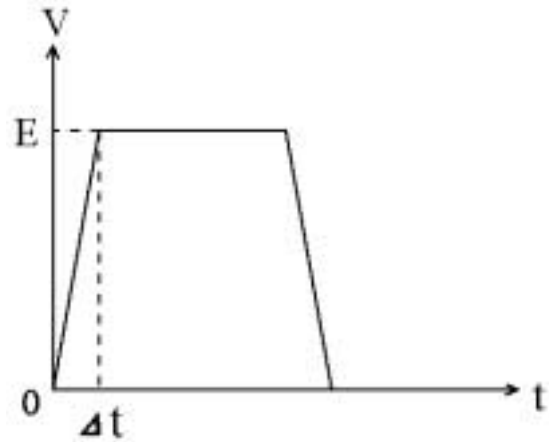


図4.パルス波形

インバータの入力段の容量を C とし、配線抵抗を R とするとパルス波入力回路は図3になる。

パルス波の立ち上がり時間を図4のように Δt とすると、パルス波に対する配線抵抗での消費電力は以下のように4つの領域にわけて求められる。

- (1) $0 \leq t \leq \Delta t$
- (2) $\Delta t \leq t \leq T/2$
- (3) $T/2 \leq t \leq T/2 + \Delta t$
- (4) $T/2 + \Delta t \leq t \leq T$

ここで、(1) と (3) の領域の電圧変化の傾きは

$$A = \frac{E}{\Delta t} \quad (2.3)$$

とする。また、それぞれの電流値はラプラス変換を用いて計算し、電力 $P(t)$ は $P=RI^2$ 、エネルギー Q は電力 $p(t)$ を時間で積分して求める。コンデンサの初期電圧 V_0 は

$$V_0 = \frac{1}{C} \int_0^{\cdot} i(t) dt \quad (2.4)$$

でもとめられる。

- (1) この領域では、電圧 $V(t)$ は $V(t) = At$ である。また、コンデンサの初期電圧は 0 である。

電流 $i(t)$ は

$$i(t) = \frac{EC}{\tau} \left[1 - \exp\left(-\frac{t}{RC}\right) \right] \quad (2.5)$$

電力 $p(t)$ は

$$p(t) = B \left[1 - 2\exp\left(-\frac{t}{RC}\right) + \exp\left(-\frac{2t}{RC}\right) \right] \quad (2.6)$$

消費されるエネルギー Q は

$$Q = B \left(\tau - 2RC \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] + \frac{RC}{2} \left[1 - \exp\left(-\frac{2\tau}{RC}\right) \right] \right) \quad (2.7)$$

となる。ここで、 B は

$$R \left(\frac{EC}{\tau} \right)^2 = B \quad (2.8)$$

とする。

- (2) この領域では、電源電圧 $V(t)$ は $V(t) = E$ で、一定値をとる。また、コンデンサの初期電圧 V_0 は

$$V_0 = E - \frac{RC}{\tau} E \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] \quad (2.9)$$

となる。これらの値より電流 $i(t)$ は

$$i(t) = \frac{EC}{\tau} \left[1 - \exp\left(-\frac{t}{RC}\right) \right] \exp\left(-\frac{1}{RC}(t - \tau)\right) \quad (2.10)$$

電力 $p(t)$ は

$$p(t) = B \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right]^2 \exp\left(-\frac{2}{RC}(t - \tau)\right) \quad (2.11)$$

消費されるエネルギー Q は

$$Q = \frac{RC}{2} B \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right]^2 \left[1 - \exp\left(-\frac{1}{RC}(T - 2\tau)\right) \right] \quad (2.12)$$

となる。

- (3) この領域では、電源電圧 $V(t) = -At$ であり、コンデンサの初期電圧 V_0 は
- $$V_0 = E - \frac{RC}{\tau} E \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] \exp\left[-\frac{1}{2RC}(T - 2\tau)\right] \quad (2.13)$$

となる。これらの値より電流 $i(t)$ は

$$i(t) = \frac{EC}{\tau} \left\{ \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] \exp\left[-\frac{1}{2RC}(T - 2\tau)\right] + 1 \right\} \exp\left[-\frac{1}{2RC}(2t - T)\right] - \frac{EC}{\tau} \quad (2.14)$$

電力 $p(t)$ は

$$p(t) = B \left\{ \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] \exp\left[-\frac{1}{2RC}(T - 2\tau)\right] + 1 \right\}^2 \exp\left[-\frac{1}{RC}(2t - T)\right] \\ - 2B \left\{ \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] \exp\left[-\frac{1}{2RC}(T - 2\tau)\right] + 1 \right\} \exp\left[-\frac{1}{2RC}(2t - T)\right] + B \quad (2.15)$$

消費されるエネルギー Q は

$$Q = \frac{RC}{2} B \left\{ \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] \exp\left[-\frac{1}{2RC}(T - \tau)\right] \right\}^2 \left[1 - \exp\left(-\frac{2\tau}{RC}\right) \right] \\ - 2RCB \left\{ \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] \exp\left[-\frac{1}{2RC}(T - \tau)\right] \right\} \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] + B\tau \quad (2.16)$$

となる。

- (4) この領域では電源電圧 $V(t) = 0$ である。また、コンデンサの初期電圧 V_0 は

$$V_0 = \frac{RC}{\tau} E \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] \left[1 - \exp\left(-\frac{T}{2RC}\right) \right] \quad (2.17)$$

となる。これらの値より電流 $i(t)$ は

$$i(t) = -\frac{CE}{\tau} \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right] \left[1 - \exp\left(-\frac{T}{2RC}\right) \right] \exp\left[-\frac{1}{2RC}(2t - T - 2\tau)\right] \quad (2.18)$$

電力 $p(t)$ は

$$p(t) = B \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right]^2 \left[1 - \exp\left(-\frac{T}{2RC}\right) \right]^2 \exp\left[-\frac{1}{RC}(2t - T - 2\tau)\right] \quad (2.19)$$

消費されるエネルギー Q は

$$Q = \frac{RC}{2} B \left[1 - \exp\left(-\frac{\tau}{RC}\right) \right]^2 \left[1 - \exp\left(-\frac{T}{2RC}\right) \right]^2 \left[1 - \exp\left(-\frac{1}{RC}(T - 2\tau)\right) \right] \quad (2.20)$$

となる。

(1) ~ (4) の消費されるエネルギー Q より、1周期の間に抵抗で消費される全エネルギー Q_{all} は

$$\begin{aligned}
 Q_{all} = & B \left\{ 2\varphi t - 4RC \left[1 - \exp\left(-\frac{\varphi t}{RC}\right) \right] + RC \left[1 - \exp\left(-\frac{2\varphi t}{RC}\right) \right] + RC \left[1 - \exp\left(-\frac{\varphi t}{RC}\right) \right] \right\} \\
 & - \frac{RC}{2} B \left[1 - \exp\left(-\frac{\varphi t}{RC}\right) \right]^2 \left\{ 2 \exp\left[-\frac{1}{2RC}(T - 2\varphi t)\right] + \exp\left[-\frac{1}{RC}(T - 2\varphi t)\right] \right\} \\
 & - \frac{RC}{2} B \left[1 - \exp\left(-\frac{\varphi t}{RC}\right) \right]^2 \left\{ -2 \exp\left[-\frac{1}{2RC}(3T - 4\varphi t)\right] + \exp\left[-\frac{1}{RC}(2T - \varphi t)\right] \right\} \quad (2.21)
 \end{aligned}$$

となる。ここで、立ち上がり時間 Δt の違いによる消費エネルギーの変化を考えると、 Q_{all} の式は

$$x = \frac{\varphi t}{RC} \quad (2.22)$$

とすると、

$$\begin{aligned}
 Q_{all} = & \frac{2CE^2}{x} \left[1 - 2 \frac{1 - \exp(-x)}{x} + \frac{1 - \exp(-2x)}{2x} \right] \\
 & + CE^2 \left(\frac{1 - \exp(-x)}{x} \right)^2 \left\{ 1 - \exp\left[-\frac{T}{2RC} + x\right] - \frac{1}{2} \exp\left[-\frac{T}{RC} + 2x\right] \right\} \\
 & + CE^2 \left(\frac{1 - \exp(-x)}{x} \right)^2 \left\{ \exp\left[-\frac{3T}{2RC} + 2x\right] - \frac{1}{2} \exp\left[-\frac{2T}{RC} + x\right] \right\} \quad (2.23)
 \end{aligned}$$

となり、 $x \gg 1$ においては

$$\frac{1 - \exp(-1)}{x} \doteq \frac{1}{x} \quad (2.24)$$

となる。

2.3 低減方法

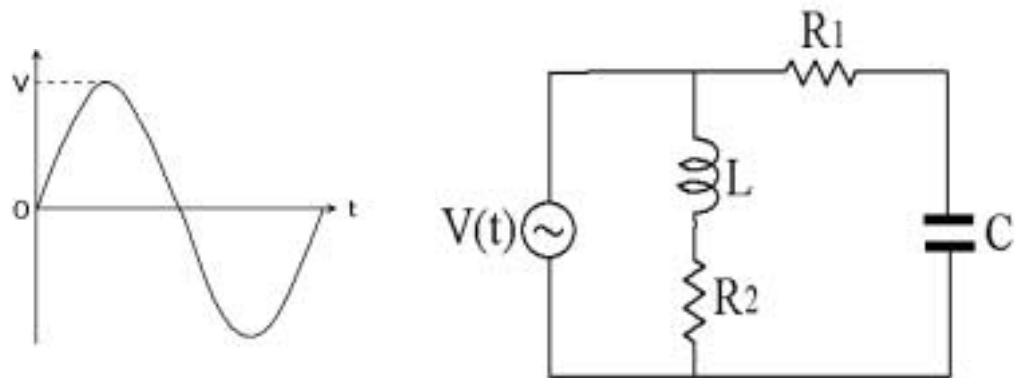


図5. 電力低減回路

インバータの入力段の容量Cと並列にインダクタLを加えることで並列共振回路を形成し、これに入力信号として共振周波数で動作する直流成分が0である正弦波を入力することで共振回路を動作させる。この回路図が図5になる。

ここで、 R_1 は配線抵抗であり、 R_2 は誘導性負荷の直列抵抗である。回路が共振動作をし、定常状態に達している場合は、容量が充電動作をするときは図6(a)のように誘導性負荷から容量の方へ電流が流れ電荷が蓄えられる。また、容量が放電動作をするときは図6(b)のように容量から誘導性負荷の方へ電流が流れ、誘導性負荷に起電力が誘起されることになる。つまり、誘導性負荷と容量の間でエネルギーのリサイクルが行われることになる。これらの過程で消費されるエネルギーは、誘導性負荷の直列抵抗と配線抵抗の2つの抵抗によって熱として消費される微少なエネルギー分だけであるので、電源はこの消費された微少なエネルギー分だけを補充すればよいことになる。これにより、回路で消費されるエネルギーが小さくなり、消費電力の低減化を図ることができると考えられる。

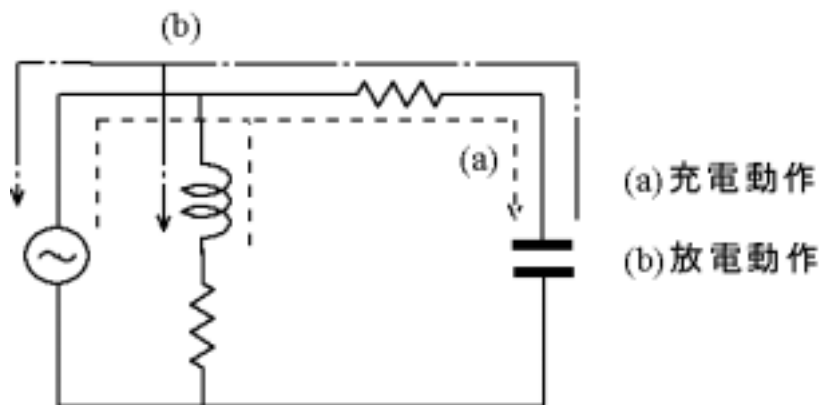


図6. 共振状態での電流の流れ

2.4 配線抵抗、配線容量

アルミ配線ではアルミの抵抗率が $2.7\mu[\Omega\text{cm}]$ であり、かなり低い抵抗率である。これより、十分に長い配線を考えて配線抵抗を $1\ \Omega$ 程度と見積った。また、配線容量に関してはインバータの入力段の容量と並列の形で形成されるので、 C_1 を配線容量の合成容量、 C_2 をインバータの入力段の容量の合成容量とすると、回路全体での合成容量 C は

$$C = C_1 + C_2$$

となり、この合成容量 C に対して誘導性負荷が加えられることとなる。

2.5 正弦波入力に対する問題

インバータの入力信号を正弦波とすることの問題点は、正弦波はパルス波に比べて電圧の変化が緩やかであるので、その分出力段で nMOS と pMOS の両方ともが on の状態の時に流れる貫通電流の値が大きくなってしまおうという問題点がある。この問題に対しては閾値を制御（調節）することで解決される。これは、nMOS と pMOS の閾値 V_{tn} と V_{tp} の絶対値を高く設定することで貫通電流を減らすことができる。この理由を以下に示す。

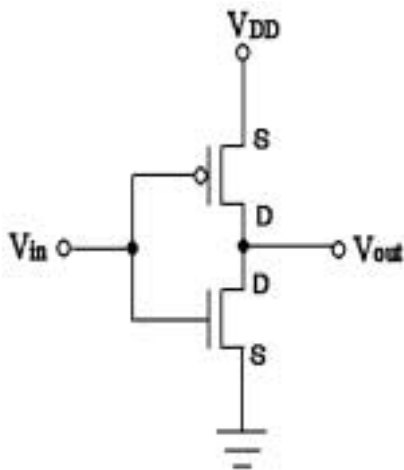


図7. CMOSインバータ

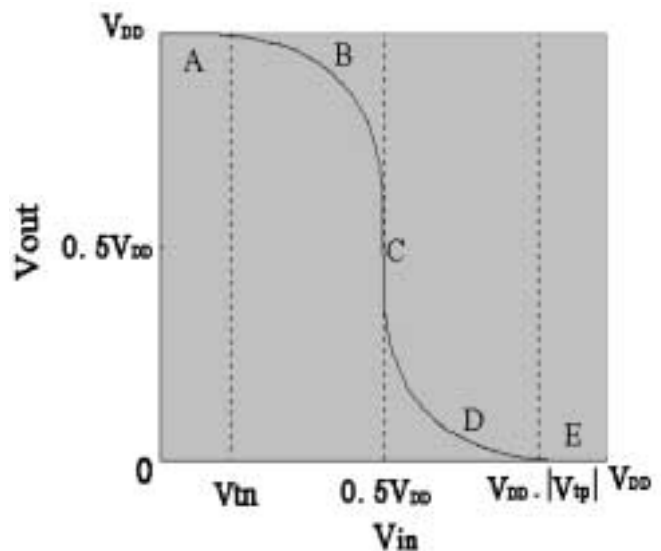


図8. CMOSインバータの入出力特性

インバータの入出力特性を図 8 のように 5 つの領域に分けて考える

- ・ A nMOS 遮断領域 pMOS 線形領域
- ・ B nMOS 飽和領域 pMOS 線形領域
- ・ C nMOS 飽和領域 pMOS 飽和領域
- ・ D nMOS 線形領域 pMOS 飽和領域
- ・ E nMOS 線形領域 pMOS 遮断領域

ここで、遮断領域、線形領域、飽和領域で D-S 間に流れる電流 I_{ds} は次のように表される。

遮断領域 ($V_{gs} \leq V_t$) では D-S 間には電流は流れない。

線形領域 ($0 < V_{ds} < V_{gs} - V_t$) では

$$I_{ds} = \beta \left\{ [V_{gs} - V_t] V_{ds} - \frac{V_{ds}^2}{2} \right\} \quad (2.25)$$

飽和領域 ($0 < V_{gs} - V_t < V_{ds}$) では

$$I_{ds} = \frac{\beta}{2} (V_{gs} - V_t)^2 \quad (2.26)$$

ここで、 β は

$$\beta = \frac{\mu \epsilon}{t_{ox}} \left(\frac{W}{L} \right) \quad (2.27)$$

で表され、 μ は nMOS では電子、pMOS では正孔の移動度、 ϵ はゲート酸化膜の誘電率、 t_{ox} はゲート酸化膜の厚さ、 W はチャネル幅、 L はチャネル長である。これらから、A~E の領域で流れる貫通電流について検討を行う。

A 領域： この領域では、入力電圧は $0 \leq V_{in} \leq V_{tn}$ の範囲であり、nMOS が遮断領域のため貫通電流は流れない

B 領域： この領域では、入力電圧は $V_{tn} \leq V_{in} < V_{inv}$ の範囲であり、nMOS が飽和領域であるので、D-S 間に

$$I_{dsn} = \frac{\beta_n}{2} (V_{in} - V_{tn})^2 \quad (2.28)$$

の電流が流れることになる。pMOS の方は線形領域であり、D-S 間に

$$I_{dsp} = -\beta_p \left[(V_{in} - V_{DD} - V_{tp})(V_{out} - V_{DD}) - \frac{(V_{out} - V_{DD})^2}{2} \right] \quad (2.29)$$

の電流が流れる。ドレイン領域に流れる電流は同じ(境界条件)なので、 I_{dsn} 分貫通電流が流れることになる。

C領域： この領域では、入力電圧は $V_{in} = V_{inv}$ であり、この点で最大の貫通電流が流れることになる。 V_{inv} は反転電圧である。nMOS、pMOS 飽和領域であるので、nMOS の D-S 間には

$$I_{dsn} = \frac{\mu_n}{2} (V_{in} - V_{tn})^2 \quad (2.30)$$

pMOS の D-S 間には

$$I_{dsp} = -\frac{\mu_p}{2} (V_{in} - V_{DD} - V_{tp})^2 \quad (2.31)$$

の電流が流れる。反転電圧の値は境界条件から、 $I_{dsn} = -I_{dsp}$ となる V_{in} の値で決まる。

$$V_{in} = \frac{V_{DD} + V_{tp} + V_{tn} \sqrt{\frac{\mu_n}{\mu_p}}}{1 + \sqrt{\frac{\mu_n}{\mu_p}}} \quad (2.32)$$

特に、 $\beta_n = \beta_p$ で、nMOS と pMOS の閾値の絶対値が等しいとき、 V_{inv} は $2.5V_{DD}$ となる。よって、この領域で流れる貫通電流は

$$I_{dsn} = \frac{\mu_n}{2} (V_{inv} - V_{tn})^2 \quad (2.33)$$

となる。

D領域： この領域では、入力電圧は $V_{inv} < V_{in} \leq V_{DD} + V_{tp}$ の範囲であり、nMOS は線形領域であるので、D-S 間に

$$I_{dsn} = \mu_n \left[(V_{in} - V_{tn}) V_{out} - \frac{V_{out}^2}{2} \right] \quad (2.34)$$

の電流が流れる。また、pMOS は飽和領域なので

$$I_{dsp} = -\frac{\mu_p}{2} (V_{in} - V_{DD} - V_{tp})^2 \quad (2.35)$$

の電流が流れる。境界条件より、 I_{dsn} の貫通電流が流れることになる。

E領域： この領域では、入力電圧は $V_{tp} \leq V_{in} \leq V_{DD}$ の範囲であり、nMOS は線形領域であるが、pMOS が遮断領域のために貫通電流は流れない。

これらより、貫通電流が流れる領域は B ~ D の領域である。閾値の絶対値を大きくすると、貫通電流の流れない A と E の領域が広がり、またそれぞれの領域で nMOS、pMOS の D-S 間に流れる電流値が小さくなります。

ここで、閾値の増加分を ΔV_t とすると、

B 領域 :

$$\frac{\mu_n}{2} (V_{in} - V_{tn})^2 > \frac{\mu_n}{2} (V_{in} - (V_{th} + \Delta V_t))^2 \quad (2.36)$$

C 領域 :

$$\frac{\mu_n}{2} (V_{inv} - V_{tn})^2 > \frac{\mu_n}{2} (V_{inv} - (V_{th} + \Delta V_t))^2 \quad (2.37)$$

D 領域 :

$$\frac{\mu_p}{2} (V_{in} - V_{DD} - V_{tp})^2 > \frac{\mu_p}{2} (V_{in} - V_{DD} - (V_{tp} - \Delta V_t))^2 \quad (2.38)$$

以上の結果から、閾値の絶対値を高く設定することにより、貫通電流を減らすことができるということになる。ここで、閾値を変えてシミュレーションした結果が図9になる。これをみればわかるように、閾値を高く設定することで貫通電流が減少していることがわかる。しかし、この方法を用いるには製造プロセスの追加が要求される。

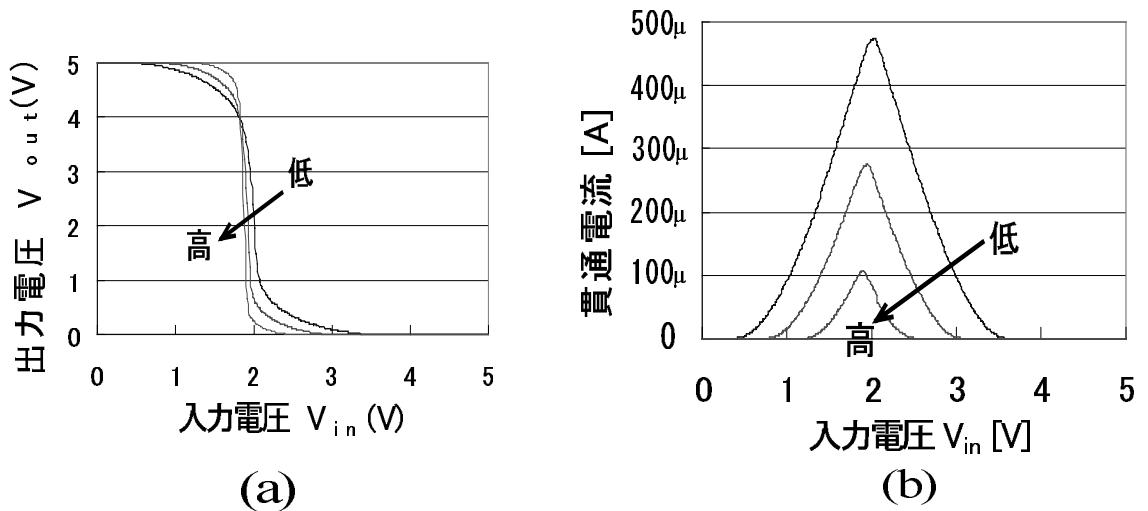


図9. 閾値の変化によるインバータの入出力特性の変化(a)と
閾値の変化による貫通電流の変化(b)

第3章 シミュレーション結果

パルス波、正弦波、正弦波（誘導性負荷を加えた回路）のそれぞれの配線抵抗での消費電力の平均値、電源の供給電力の平均値、誘導性負荷を加えた回路においては、加えて誘導性負荷の直列抵抗における消費電力の平均値を配線抵抗を $1\ \Omega$ 、誘導性負荷の直列抵抗を $1\ \Omega$ として、回路シミュレータ HSPICE を用いてシミュレーションを行った。これらのシミュレーション結果より、2.2 節のパルス波入力の抵抗で消費されるエネルギーの理論式を証明し、誘導性負荷を加えた回路によるエネルギーリサイクルの実現、従来のもの（パルス波）との比較により消費電力の低減について検討する。

3.1 パルス波の消費電力

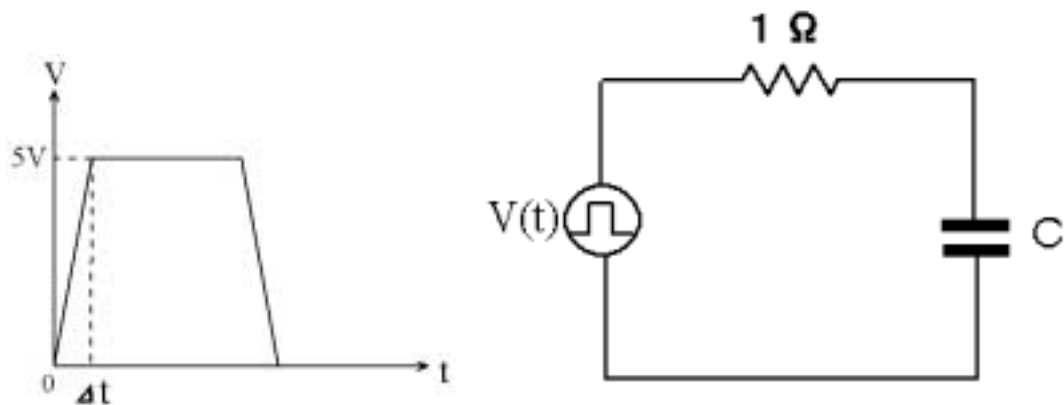


図10. パルス波入力回路

パルス波入力の回路が図 10 となる。この回路に図のようなパルス波を加えて、配線抵抗で消費されるエネルギーをシミュレーションした結果が図 11 である。

2.2 での消費エネルギーの理論式との比較を行うと、理論式は今回のシミュレーションの最大周波数である $10\text{G}[\text{Hz}]$ のときでも Δt は最小の値で $1[\text{ps}]$ であるので、 x の値は 1 より遙かに大きくなる。よって、これらを考慮に入れると理論式では Q_{all} は x に反比例することになる。また、 x は Δt に比例するので、理論通りであるならば Q_{all} は Δt に反比例するはずである。

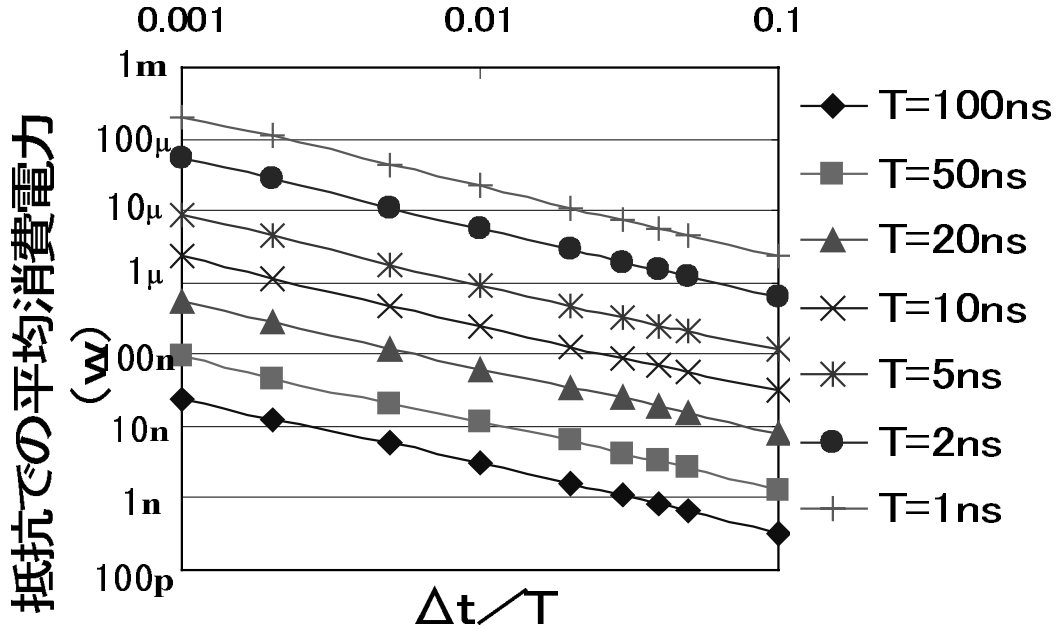


図11. パルス波入力での抵抗での平均消費電力

図11のシュミレーション結果をみると、各周期での直線の傾きが -1 であり、 $\Delta t/T$ が一定のときの周期の変化による平均電力の変化は周期が10倍になると、電力は $1/100$ となっている。このことから Δt が10倍になると消費電力が $1/10$ になるということがわかる。これらから、 Q_{all} は理論式通り Δt に反比例していることがわかる。この結果から、理論式が正しいということが確認された。

3.2 正弦波（Lなし）の消費電力

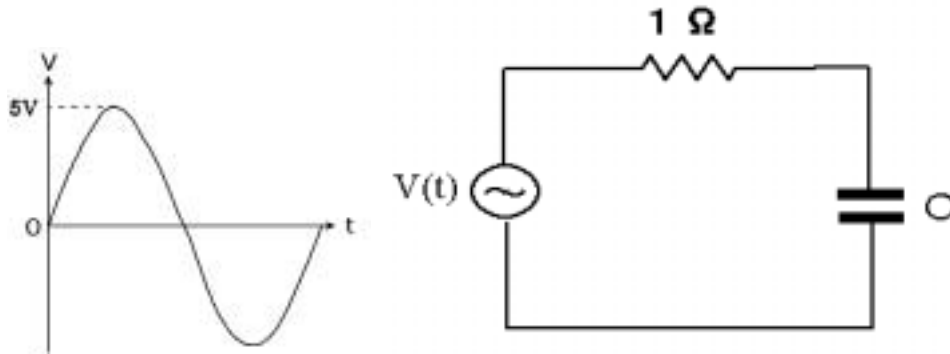


図12. 正弦波入力回路

正弦波入力回路は図 12 となり、この回路の配線抵抗での消費電力の理論式は定常状態では

$$i(t) = \sqrt{C} V \cos(\omega t) \quad (3.1)$$

$$p(t) = r (\sqrt{C} V)^2 \cos^2(\omega t) \quad (3.2)$$

となることから、消費電力の平均値は

$$\frac{1}{T} \int_0^T p(t) dt = \frac{r \omega^2 C^2 V^2}{2} \quad (3.3)$$

となる。ここで、インバータの入力段の容量は図 1 より 80[fF]であるので

$$\text{平均電力 } 3.16 \times 10^{-24} f^2 \text{ [W]}$$

となり、シミュレーションと理論値を比較したものが図 13 となる。

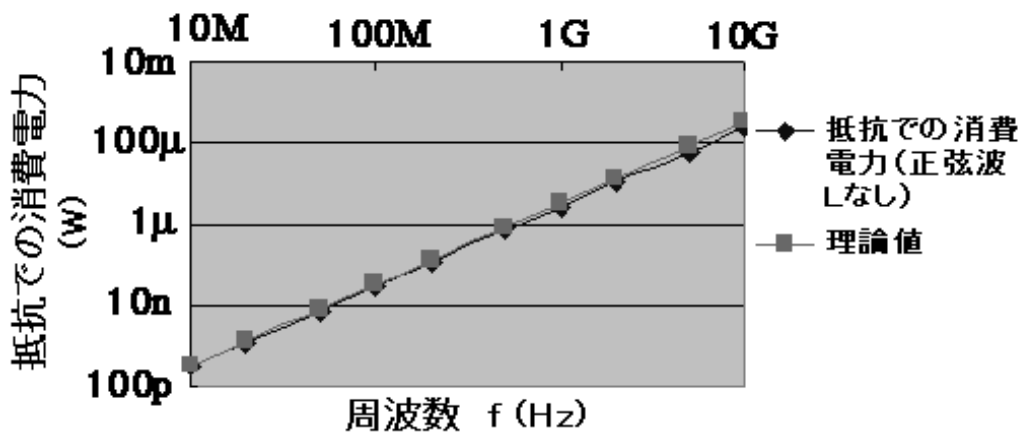


図13. 正弦波（Lなし）入力での抵抗での消費電力

これをみると、シミュレーションの結果はほぼ理論値と同じ値を示していることがわかる。

3.3 正弦波（Lあり）の消費電力

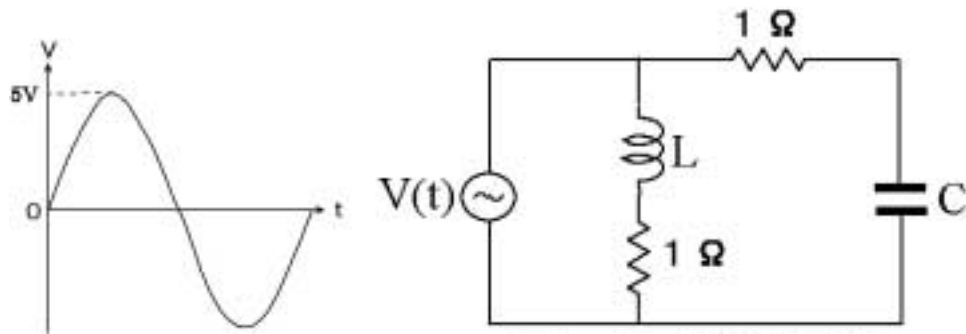


図14. 電力低減回路

誘導性負荷を加えた電力低減回路が図14になる。ここで加える誘導性負荷のインダクタンスLの値は共振周波数fとインバータの入力段の容量値Cから

$$L = \frac{1}{\omega^2 \times C} \quad [\text{H}] \quad \omega = 2\pi f \quad (3.4)$$

と求めることができる。入力インピーダンスの周波数特性図より容量値を見積もることができるが、このインピーダンスは高調波成分を含んでいる電流の実効値から求めたものであるため、リサイクルが最大限に行われる共振点からは多少のずれがあるのではないかと考えられる。そこで、以下の2通りの方法との比較を行う。

・1つ目の方法は回路に流れる電流*i(t)*をフーリエ変換し、その基本周波数成分のフーリエ成分から容量値を見積もる方法である。この方法はエネルギーの大部分を占めている基本周波数成分によるものを回収し、リサイクルする方法である。図のように容量Cに正弦波信号を入力すると、回路に流れる電流*i(t)*は定常状態では

$$i(t) = \omega C V \cos(\omega t) \quad (3.5)$$

となり、この式とシュミレーション結果から、

$$C = (\text{フーリエ変換した結果の基本周波数成分}) \div (\omega V)$$

となり、このようにして求めた容量CよりインダクタンスLの値を決定する。

・2つ目の方法はインダクタンスLの値をパラメータとして変化させ、共振回路に供給されるエネルギーが最小となるときのインダクタンスLの値をシュミレーションし、そこから容量値を見積もる方法である。

この3通りの方法で求めた容量値からインダクタンスLの値をそれぞれ計算し、それらのLの値を用いて、誘導性負荷の直列抵抗成分による消費電力の平均値をシュミレーションした結果が図15である。

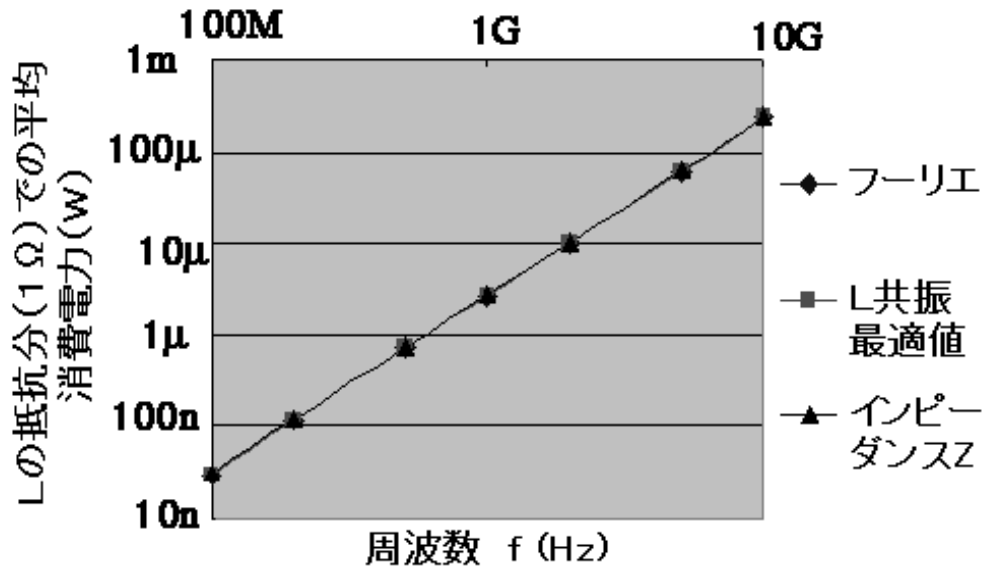


図15. 容量Cの測定方法の比較

この結果をみると、3通りでの結果にはたいしたずれはなく、ほぼ同じであるとみなせることから、インピーダンスによる容量値の見積もり方法は有効な方法であるといえる。

次に、正弦波（Lなし）、正弦波（Lあり）の1周期の間に供給されるエネルギーを比較した図が図16である。

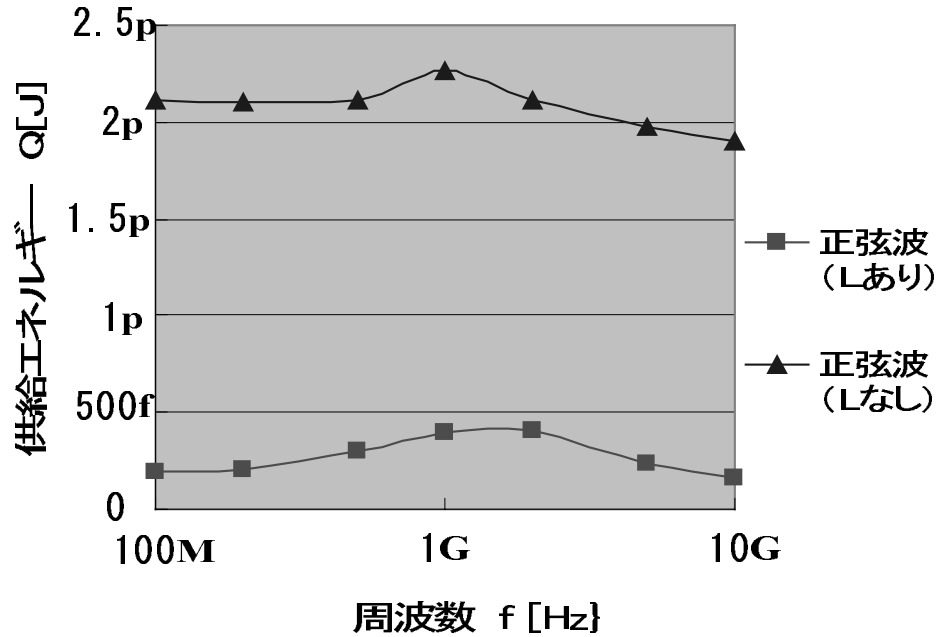


図16. 正弦波（Lあり）と正弦波（Lなし）の比較

これをみればわかるように、正弦波（Lなし）の供給エネルギーに比べて、正弦波（Lあり）の供給エネルギーは80~90%減となっていることがわかる。これより、誘導性負荷を用いた電力低減回路によりエネルギーリサイクルが実現されていることがわかる。

最後に、パルス波と正弦波（Lあり）を比較することで、誘導性負荷を用いたことによりどれだけ供給エネルギーを低減できたかを知ることができる。この比較の図が図 17 である。

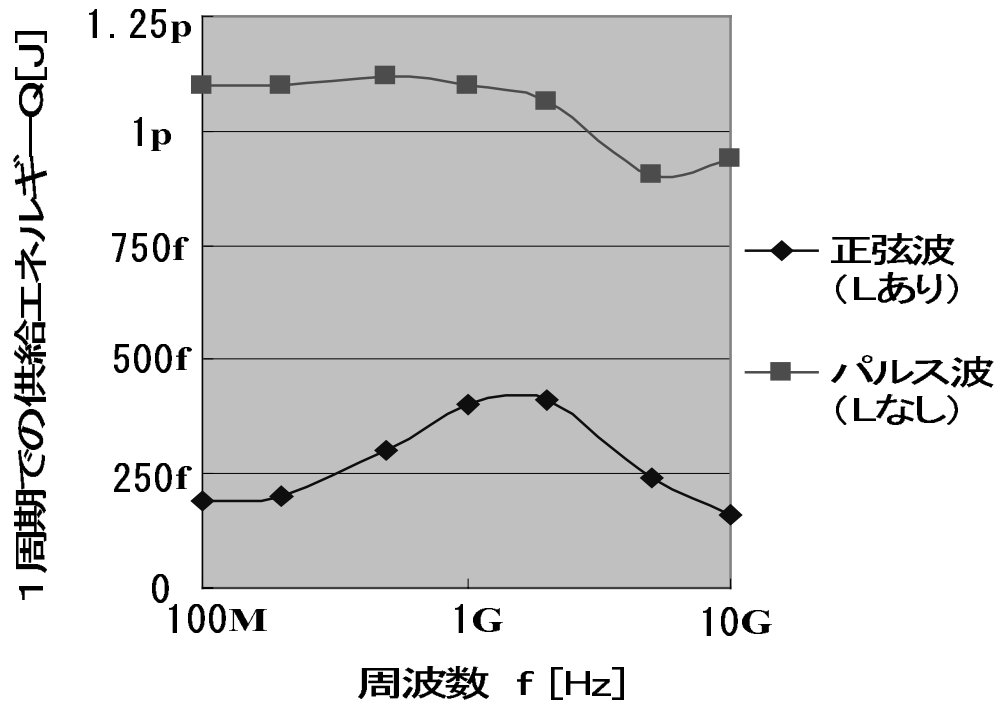


図 17. 正弦波（Lあり）とパルス波（Lなし）の比較

この結果より、パルス波の供給エネルギーと比較すると、正弦波（Lあり）の供給エネルギーは、パルス波に比べ 65～85%低減していることがわかる。これらの結果より、クロック信号線における消費電力は誘導性負荷を用いた電力低減回路により大幅に低減できると考えられる。

第4章 まとめ

本研究では、大きなバッファが長いクロック線を駆動している同期式回路において、VDECのCMOS1.2 μm プロセスのインバータという実デバイスのモデルを用いて回路シミュレーションを行った。これらの結果より、誘導性負荷のインダクタンス値を決定するのに必要な入力インピーダンスの値は、インバータに正弦波入力信号を加えたときに流れる電流から求める方法が有効な手段であることがわかった。

また、誘導性負荷を用いることによってエネルギーリサイクルが実現され、供給電力がパルス波に比べ65~85%低減していることがわかった。これにより、本研究の手法はクロック線における消費電力を大幅に低減できるということが確認された。また、閾値を高く設定する方法として、製造プロセスを追加する方法を用いることを考えているが、本研究はこのデメリットを補ってあまりある大幅な消費電力の削減というメリットがあるといえる。また、消費されるエネルギー量は抵抗値に比例するので、抵抗値が低ければ低いほどエネルギーリサイクルの効率が増す結果となり、さらなるクロック線での消費電力の低減が実現できると期待できる。

謝辞

本研究を行うにあたり、指導教官として御指導していただきました鈴木正國教授に深く感謝いたします。また、研究面や私生活面で、御指導、御協力していただいた、北川章夫助教授、秋田純一助手に深く感謝いたします。私生活面、研究室行事などでお世話になった柿本芳雄技官に深く感謝いたします。

研究、および学生生活において御指導、御協力していただいた、博士課程後期3回生の T. K. Chakraborty さん、博士課程前期2回生の田口和彦さん、夏目雅弘さん、前多和洋さん、水橋嘉章さん、博士課程前期1回生の小川明宏さん、高瀬信二さん、中橋憲彦さん、早川史人さんに深く感謝いたします。最後に、研究室、日常生活をよりよく、有意義なものにしていただいた、今井豊くん、数馬晋吾くん、佐藤堅くん、房川実くん、水野浩樹くん、村上崇くん、渡辺晃くんに深く感謝いたします。

どうもありがとうございました

参考文献

- (1) M.Lee and K.Asada, “Ultimate Lower Bound of Power for MOS Integrated Circuits and Their Applications,” IEICE Trans. Electron., Vol. E77-C, No.7, July, 1994.
- (2) J.Akita, M.Lee and K.Asada, 1994年電子情報通信学会秋季大会予稿集, A68, p.68.
- (3) NEIL H. E. WESTE, KAMRAN ESHRAGHIAN 著
PRINCIPLES OF CMOS VLSI DESIGN
- (4) 柳井久義 永田穰 共著 改訂 集積回路工学（2） 回路技術編
- (5) 岸野 正剛 著 現代 半導体デバイスの基礎
- (6) 尾崎 弘・金田彌吉・谷口慶治・横山正人 共著
電子回路 アナログ編 新訂版